

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-373845
(P2002-373845A)

(43) 公開日 平成14年12月26日 (2002. 12. 26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L 21/027		G 0 3 F 1/16	B 2 H 0 9 5
G 0 3 F 1/16		7/20	5 0 4 2 H 0 9 7
7/20	5 0 4	H 0 1 L 21/30	5 4 1 J 5 F 0 5 6
			5 4 1 S

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願2001-180372(P2001-180372)

(22) 出願日 平成13年6月14日 (2001. 6. 14)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 鏡 一郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100095588

弁理士 田治米 登 (外1名)

Fターム(参考) 2H095 BA05 BA08 BB02 BB36 BC09

2H097 AA12 CA16 GB02 LA10

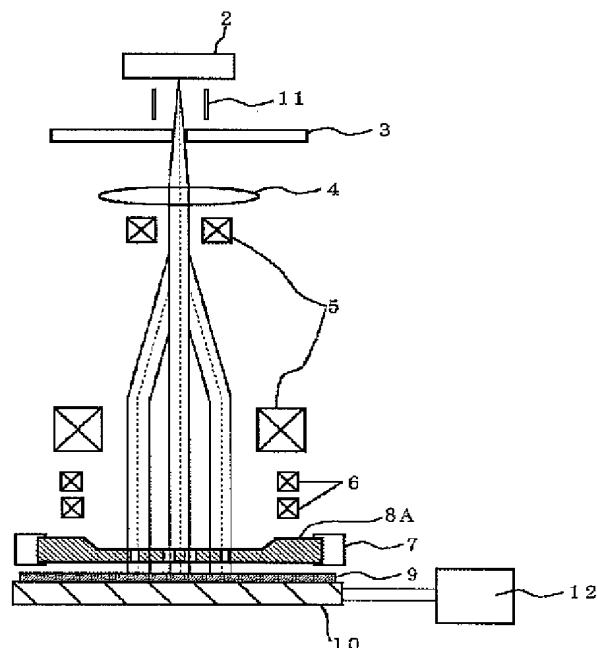
5F056 AA22 AA26 AA29 CD16

(54) 【発明の名称】 電子線露光方法及び電子線露光装置

(57) 【要約】

【課題】 電子線露光において、相補マスクパターンを1枚のマスク内に共存させ、あるいは半導体素子を構成する複数層のパターニングのためのマスクパターンを1枚のマスクに共存させ、マスク交換をすることなく露光する。

【解決手段】 マスク8Aを通して電子線でウエハ9等の被加工物を露光する電子線露光方法において、n個に分割したマスク8Aの露光領域の個々の領域にマスクパターンを配置したマスクを使用し、該露光領域全体を露光する露光をn回繰り返す、各露光ごとに、被加工物を、n分割した露光領域に対応する領域ずつ移動させる。



【特許請求の範囲】

【請求項 1】 マスクを通して電子線で被加工物を露光する電子線露光方法において、 n 個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマスクを使用し、該露光領域全体を露光する露光を n 回繰り返す、各露光ごとに、被加工物を、分割した露光領域に対応する領域ずつ移動させることを特徴とする電子線露光方法。

【請求項 2】 n 個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクを使用する請求項 1 記載の電子線露光方法。

【請求項 3】 等倍マスクを使用する請求項 1 又は 2 記載の電子線露光方法。

【請求項 4】 ステージに載置した被加工物に、マスクを通して電子線を露光する電子線露光装置において、該マスクとして、 n 個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマスクが取り付けられ、該露光領域全体を露光する露光を n 回繰り返すことのできる照射制御手段、及び各露光ごとに、被加工物を、分割した露光領域に対応する領域ずつ移動させることのできるステージ移動手段が備えられていることを特徴とする電子線露光装置。

【請求項 5】 n 個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクが取り付けられる請求項 4 記載の電子線露光装置。

【請求項 6】 等倍マスクが取り付けられ、被加工物にマスクパターンと等倍の露光像を形成する請求項 4 又は 5 記載の電子線露光装置。

【請求項 7】 マスクを通して電子線でウエハを露光することによりウエハ上に半導体素子を形成する半導体装置の製造方法において、 n 個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマスクを使用し、該露光領域全体を露光する露光を n 回繰り返す、各露光ごとに、ウエハを、分割した露光領域に対応する領域ずつ移動させることを特徴とする半導体装置の製造方法。

【請求項 8】 n 個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクを使用する請求項 7 記載の半導体装置の製造方法。

【請求項 9】 1 枚のマスクに、半導体素子の異なる層をパターンニングするためのマスクパターンが形成されているマスクを使用する請求項 7 記載の半導体装置の製造方法。

【請求項 10】 等倍マスクを使用する請求項 7～9 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子線露光方法及び電子線露光装置に関する。

【0002】

【従来の技術】 現在、半導体素子の製造プロセスにおいてウエハにパターンを形成するリソグラフィ技術では、光露光用マスク（フォトリソマスク）と称される設計パターンの原版を、光でウエハ上に縮小露光（転写）する光リソグラフィが主流となっている。この場合、縮小率は通常 $1/5$ あるいは $1/4$ となっている。露光には、 1 線（ 365nm ）や DeepUV 光（ 248nm 、 193nm ）が使用されており、将来的には、 157nm といった露光波長も採用されると予想される。

【0003】 しかしながら、半導体素子の大きさは、光リソグラフィの進展をはるかに上回るスピードで縮小しており、新たなリソグラフィ技術の実用化が必要となっている。

【0004】 近年、より高解像度のリソグラフィ技術として、電子線露光あるいは電子線投影露光とよばれる技術が開発されている。例えば、EPL（Electron projection lithography）や LEEP L（low energy electron proximity projection lithography）が挙げられる。EPL は、設計パターンの 4 倍の大きさのマスクを用い、 100kV という高い加速電圧で露光する。一方、LEEP L は、等倍のマスクを用い、 2kV 程度と低い加速電圧で露光する。

【0005】 図 6 に、等倍のステンシルマスク（穴開きマスク）を用いて露光する、従来の LEEP L の露光装置 1 を示す。この露光装置 1 は、装置上方から、電子銃 2、アパーチャマスク 3、コンデンサーレンズ 4、ビーム偏向器 5、微調整用ビーム偏向器 6、ステンシルマスク 8 を取り付けるマスク支持部 7、被加工物であるウエハ 9 を載置するウエハステージ 10 からなっている。ウエハ 9 の表面には、予めレジストを塗布しておく。この露光装置 1 において、電子銃 2 から射出されてステンシルマスク 8 を透過した電子線は、ウエハ 9 上のレジストにマスクパターンの等倍像を形成する。

【0006】

【発明が解決しようとする課題】 ところで、図 7 に示すように、電子線遮蔽部 21 と電子線透過部 22 からなるドットパターン 20 を電子線露光で露光する場合、ステンシルマスクではドットパターン 20 をマスク上で保持することができないため、図 8（a）、（b）に示すように、1 つのパターンを 2 つに分割した相補マスクパターンがそれぞれ形成された 2 つのマスク（相補マスク）を使用することが必要となる。ライン & スペースのようなパターンをステンシルマスクに形成する場合には、機械的強度の点から、3 種以上の相補マスクが必要となる場合もある。

【0007】 一方、電子線露光では露光雰囲気真空であるため、露光を大気中で行う光露光に対してマスク交

換に時間がかかり、また、露光に関わるスループットが遅いという特徴がある。なお、このスループットには、電子線照射時間、電子線ビーム調整時間、アライメント時間、マスク搬送時間、ウエハ搬送時間などが含まれる。そのため、電子線露光において、相補マスクパターンが形成された複数のマスクを露光するためにマスク交換をすると、スループットの低下がもたらされるという問題がある。

【0008】さらに、電子線露光用マスクにおいては、フォトマスクのようにペリクルが使えない。このため、マスクの汚れや異物の付着によって頻繁に洗浄が必要となり、マスクの寿命も短くなりやすい。また、LEELの場合、等倍マスクを使用するため欠陥検査や修正が難しく、本来取り除くべき欠陥の見落としが懸念される。したがって、電子線露光においては、特にLEELの場合には、マスクの汚れや欠陥の原因ともなるマスク交換は、できる限り省略できるようにすることが望ましい。

【0009】また一般に、半導体装置の製造プロセスでは、半導体素子を形成する各層を成膜し、リソグラフィによりレジストをパターニングし、そのパターニングしたレジストをエッチングマスクとして各層をエッチングする基本プロセスがあり、このリソグラフィにおいて、1枚のマスクに含めるパターンは、単一層のパターンとされている。例えば、素子分離層をパターニングするためのマスクには素子分離層のみのマスクパターンが形成され、ゲート層をパターニングするためのマスクには、ゲート層のみのマスクパターンが形成され、ホール層をパターニングするためのマスクには、ホール層のみのマスクパターンが形成される。一つのマスクに複数のチップのマスクパターンを同時に形成し、それらを同時に露光する場合があるが、その場合にも、各チップのマスクパターンは、同一層用のパターンとなっている。さらに、単一層のパターニングに複数のマスクが必要とされる場合もある。このため、半導体装置の製造プロセスでは、パターニングする層の数以上にマスクが必要となり、半導体装置の製造のスループットの低下原因となっている。

【0010】このような従来の課題に対し、本発明は、高解像度のリソグラフィ技術である電子線露光において、ステンシルマスクに必須の相補マスクパターンを1枚のマスク内に共存させ、あるいは半導体素子を構成する複数層のパターニングのためのマスクパターンを1枚のマスクに共存させ、マスク交換やマスク自体の移動を不要にすることを目的とする。

【0011】

【課題を解決するための手段】 上述の目的を達成するため、本発明は、マスクを通して電子線で被加工物を露光する電子線露光方法において、n個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマ

スクを使用し、該露光領域全体を露光する露光をn回繰り返し、各露光ごとに、被加工物を、分割した露光領域に対応する領域ずつ移動させることを特徴とする電子線露光方法を提供する。特に、この電子線露光方法において、n個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクを使用する態様を提供する。

【0012】また、本発明は、ステージに載置した被加工物に、マスクを通して電子線を露光する電子線露光装置において、該マスクとして、n個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマスクが取り付けられ、該露光領域全体を露光する露光をn回繰り返すことのできる照射制御手段、及び各露光ごとに、被加工物を、分割した露光領域に対応する領域ずつ移動させることのできるステージ移動手段が備えられていることを特徴とする電子線露光装置を提供する。特に、この電子線露光装置において、n個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクが取り付けられる態様を提供する。

【0013】また、本発明は、上述の電子線露光方法を半導体装置の製造に適用した方法、即ち、マスクを通して電子線でウエハを露光することによりウエハ上に半導体素子を形成する半導体装置の製造方法において、n個に分割したマスクの露光領域の個々の領域にマスクパターンを配置したマスクを使用し、該露光領域全体を露光する露光をn回繰り返し、各露光ごとに、ウエハを、分割した露光領域に対応する領域ずつ移動させることを特徴とする半導体装置の製造方法を提供する。特に、この半導体装置の製造方法において、n個に分割したマスクの露光領域の個々の領域に、互いに相補マスクパターンとなるパターンを配置したマスクを使用する態様や、1枚のマスクに、半導体素子の異なる層をパターニングするためのマスクパターンが形成されているマスクを使用する態様を提供する。

【0014】本発明の電子線露光方法によれば、1回の露光で照射する露光領域をn分割し、分割した個々の領域に互いに相補の関係となるパターン等を配置したマスクを用いてウエハ等の被加工物を露光する。この場合、照射源である電子銃に対してマスクではなく被加工物を移動させるので、マスク交換やマスク自体の移動が不要となり、スループットを短縮させることができる。また本発明において、マスクとして、半導体素子の異なる層をパターニングするためのマスクパターンを1枚のマスクに形成したものを使用すると、半導体素子の異なる層をパターニングするための露光をマスク交換せずに行うことができる。したがって、半導体素子の生産性を向上させることができる。

【0015】さらに、本発明の電子線露光方法によれば、n分割した露光領域に対応する領域ずつ被加工物を

移動させつつ、照射を n 回繰り返す。したがって、マスクとして、 n 分割したマスクの露光領域の個々の領域に同一パターンを繰り返し配置したものを使用することにより、多重露光を行うことができ、マスクの欠陥転写性を低減させることが可能となる。

【0016】

【発明の実施の形態】以下、図面を参照しつつ本発明を詳細に説明する。なお、各図中、同一符号は同一又は同等の構成要素を表している。

【0017】図1は、本発明の一実施例のLEELの露光装置の概略構成図である。この電子線露光装置1Aは、図6に示した従来の電子線露光装置1と同様に、ステージに載置したウエハ9等の被加工物に、ステンスルマスク8を通して電子線を等倍に露光する電子線露光装置であり、装置上方から、電子銃2、アパーチャマスク3、コンデンサーレンズ4、ビーム偏向器5、微調整用ビーム偏向器6、ステンスルマスク8Aを取り付けるマスク支持部7、ウエハ9等の被加工物を載置するウエハステージ10からなっている。

【0018】しかしこの電子線露光装置1Aでは、ステンスルマスク8Aとして、その露光領域を n 個に分割した個々の領域に、互いに相補マスクパターンとなるパターンが配置されているもの、あるいは半導体素子の異なる層のパターニングのためのマスクパターンが形成されているものが使用される。例えば、図2に示すように、第1の露光領域30aを2分割した個々の領域に、半導体素子のD層をパターニングするためのマスクパターンであって、互いに相補マスクパターンであるパターンD1とパターンD2を形成し、また、第2の露光領域30bを2分割した個々の領域に、半導体素子のE層をパターニングするためのマスクパターンであって、互いに相補マスクパターンであるパターンE1とパターンE2を形成したマスク8Aを使用する。

【0019】また、この電子線露光装置1Aには、所定の露光量で、露光領域30a（又は30b）の全体を露光する露光を n 回繰り返すことのできる照射制御手段として、例えば、ブランピング用ビーム偏向器11が設けられている。

【0020】さらに、各露光ごとに、ウエハ9を、分割した露光領域に対応する領域ずつ移動させることのできるステージ移動手段として、例えば、ステージ駆動モータ12が設けられている。

【0021】この電子線露光装置1Aを用いて行う電子線露光方法の一実施例としては、例えば、まず、図3

(a)に示すウエハ9上の領域9aが、図3(b)に示すようにパターンD2で露光されるように、ウエハ9を移動して位置合わせし、パターンD1とパターンD2が形成されている第1の露光領域30aを所定の露光量で露光する。図中、ドットで塗りつぶした領域が露光領域である。

【0022】次に、マスク8Aは移動させることなく、ウエハ9を露光領域30aの $1/2$ 量だけ $-x$ 方向に移動し、図3(c)に示すように、ウエハ9上の領域9aがパターンD1で露光されるように位置合わせし、前述と同様に露光領域30aを露光する。これにより、ウエハ9上の領域9aの露光が完了する。

【0023】さらに、ウエハ9を露光領域30aの $1/2$ 量だけ $-x$ 方向に移動して図3(d)に示すように位置合わせし、同様の露光量で露光領域30aを露光することにより、ウエハ9の領域9aの隣の領域9bもパターンD1とパターンD2の双方で露光され、露光が完了する。以下同様に露光を続けることによりウエハ9の全面で、パターンD1とパターンD2で形成される相補マスクパターンの露光が完了する。

【0024】同様にして、異なるウエハに対して、パターンE1とパターンE2で形成される相補マスクパターンを露光することができる。

【0025】露光を完了した後は、公知の方法で現像、エッチング等の工程を行い、半導体装置を製造する。

【0026】以上の実施例では、相補マスクパターンを露光するために、露光領域を2分割し、ウエハ9の移動量を露光領域の $1/2$ ピッチとする例を示したが、これに限られず、露光領域の分割数 n を任意の数とし、ウエハ9の移動量を、露光領域の $1/n$ ピッチとすることができる。

【0027】図4は、本発明の電子露光方法の他の実施例で使用されるステンスルマスク8Bのマスクパターンの説明図である。このマスク8Bは、露光領域30を4分割した個々の領域に、互いに相補マスクパターンであるパターンD1(D1u、D1l)とパターンD2(D2u、D2l)を形成したものである。ここで、パターンD1uとD1lとは同一パターンであり、パターンD2uとD2lも同一パターンである。

【0028】このマスク8Bを用いて行う電子線露光方法の一実施例としては、例えば、まず図5(a)に示すウエハ9上の領域9aが、図5(b)に示すようにパターンD2lで露光されるようにウエハ9を移動して位置合わせし、露光領域30を、パターンD1u、D1l、D2u、D2lを露光するために必要な露光量の $1/2$ の露光量で露光する。次に、図5(c)に示すように、露光領域30の $1/4$ の領域に対応するウエハ9上の領域だけウエハ9を $-x$ 方向に移動し、同様の露光量で露光領域30を露光する。次に、図5(d)に示すように、露光領域30の $1/4$ の領域に対応するウエハ9上の領域だけ $+y$ 方向に移動し、同様の露光量で露光領域30を露光する。さらに、図5(e)に示すように、露光領域30の $1/4$ の領域に対応するウエハ9上の領域だけ $+x$ 方向に移動し、同様の露光量で露光領域30を露光する。この4回の露光により、ウエハ9上の領域9aで、パターンD1(D1u、D1l)とパターンD2(D

2v、D2l) からの相補マスクパターンの露光が完了する。以下、同様に、ウエハ9を移動させて露光していくことにより、ウエハ9の全面でこの相補マスクパターンの露光が完了する。この露光方法では、パターンD1についてもパターンD2についても、それぞれパターンD1v、D1lあるいはパターンD2v、D2lという同一パターンの2回ずつの多重露光が行なわれる。したがって、相補マスクパターンを構成するパターンD1、パターンD2の1回ずつの露光で露光を完了する場合に比して欠陥転写性を低減させることができる。

【0029】この図4のマスク8Bを用いた実施例では、ウエハ9上の領域9aについて着目し、ウエハ9を-x方向、+y方向、+x方向へ順次移動させて露光する手順を説明したが、本発明の電子線露光方法においてウエハの移動手順はこれに限定されない。また、このように多重露光する場合の露光領域30の分割数nも任意の数とすることができる。

【0030】さらに、上述した実施例のように等倍のマスクを用いてウエハ9にマスクパターンと等倍の露光像を形成する場合に限らず、電子線露光装置に公知の電子ビームの収束用のレンズ系を設けることにより、任意の倍率でウエハにマスクパターンの縮小投影像を形成する場合にも本発明は適用することができる。

【0031】また、ステンスルマスクの他、メンブレンタイプのマスクを使用する場合等にも本発明は適用することができる。

【0032】

【発明の効果】本発明によれば、高解像度のリソグラフィ技術である電子線露光において、相補マスクパターンを1枚のマスク内に共存させ、あるいは半導体素子を構成する複数層のパターニングのためのマスクパターンを1枚のマスクに共存させ、マスク交換やマスク自体の移動をすることなく、マスクパターンの露光を行うことが

できる。したがって、露光に係るスループットを短縮させることができる。

【0033】また、本発明によれば、同一のマスクパターンに多重露光を行うことができるので、欠陥転写性を低減させることも可能となる。

【図面の簡単な説明】

【図1】 本発明の実施例のLEEP Lの電子線露光装置の概略構成図である。

【図2】 本発明の実施例で使用するマスクパターンの説明図である。

【図3】 本発明の実施例の電子線露光方法における、ウエハ上の露光領域とマスクパターンとの関係図である。

【図4】 本発明の他の実施例で使用するマスクパターンの説明図である。

【図5】 本発明の他の実施例の電子線露光方法における、ウエハ上の露光領域とマスクパターンとの関係図である。

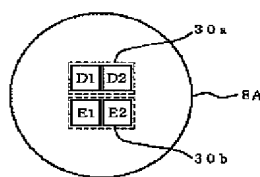
【図6】 従来のLEEP Lの電子線露光装置の概略構成図である。

【図7】 ドットパターンの例である。

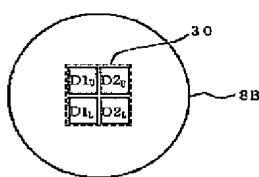
【図8】 相補マスクパターンを構成するパターンの例である。

1A…露光装置、 2…電子銃、 3…アパーチャマスク、 4…コンデンサーレンズ、 5…ビーム偏向器、 6…微調整用ビーム偏向器、 7…マスクを載置するマスク支持部、 8A…マスク、 8B…マスク、 9…ウエハ、 10…ウエハステージ、 11…ブランキング用ビーム偏向器、 12…ステージ駆動モータ、 20…ドットパターン、 21…電子線遮蔽部、 22…電子線透過部、 30…露光領域、 30a…第1の露光領域、 30b…第2の露光領域、

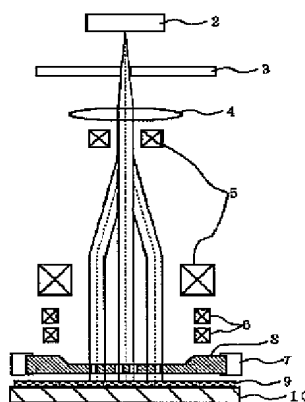
【図2】



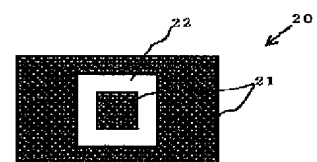
【図4】



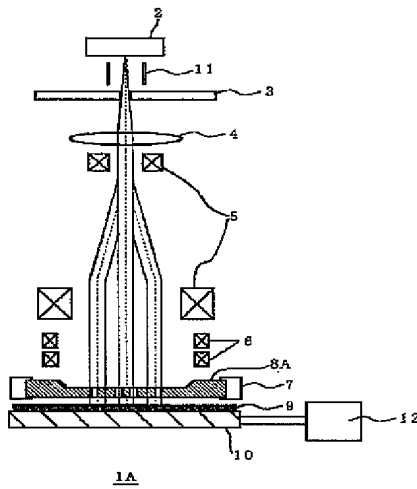
【図6】



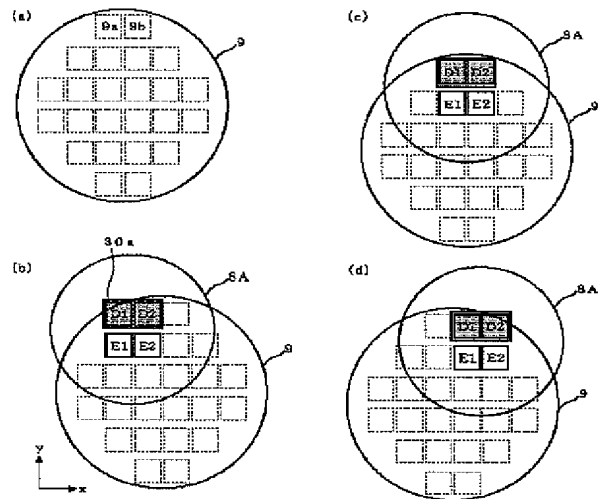
【図7】



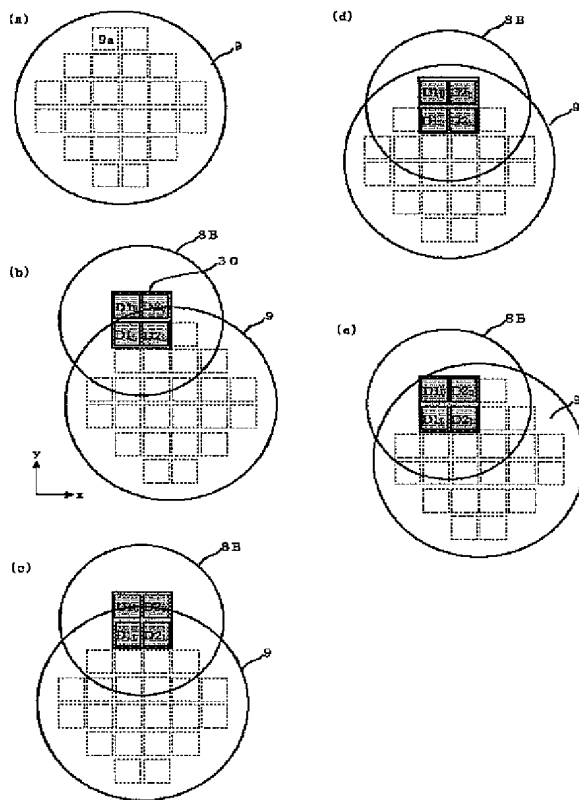
【図1】



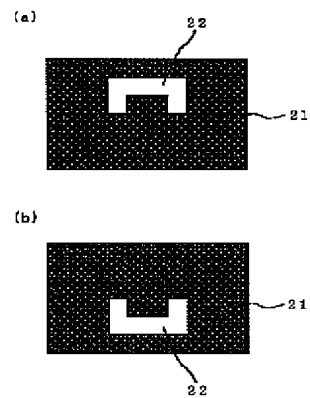
【図3】



【図5】



【図8】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-373845

(43)Date of publication of application : 26.12.2002

(51)Int.Cl. H01L 21/027
 G03F 1/16
 G03F 7/20

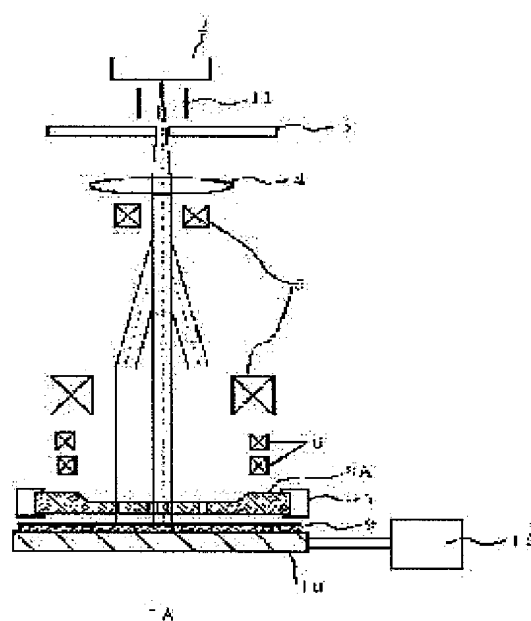
(21)Application number : 2001-180372

(71)Applicant : SONY CORP

(22)Date of filing : 14.06.2001

(72)Inventor : KAGAMI ICHIRO

(54) ELECTRON BEAM EXPOSURE METHOD AND APPARATUS THEREOF



(57)Abstract:

PROBLEM TO BE SOLVED: To execute exposure in electron beam exposure without replacing a mask by allowing the coexistence of complementary masks in one piece of mask or the coexistence of mask patterns, for patterning a plurality of layers constituting a semiconductor element in one piece of mask.

SOLUTION: In an electron beam exposure method for exposing a work such as a wafer 9, etc., by an electron beam through a mask 8A, a mask in which mask patterns are arranged on respective regions of an exposure region of the mask 8A divided into (n) pieces is used, exposure is repeated (n) times to expose the entire region to be exposed, and the work is moved for every exposure by each region corresponding to the regions to be processed which are divided into (n) pieces.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In an electron-beam-lithography method which exposes a workpiece with an electron beam through a mask, An electron-beam-lithography method characterized by a thing corresponding to an exposure region which used a mask which has arranged a mask pattern for each field of an exposure region of a mask divided into n pieces, repeated exposure which exposes this whole exposure region n times, and divided a workpiece for every exposure made to move a field every.

[Claim 2] An electron-beam-lithography method according to claim 1 which uses a mask which has arranged a pattern which turns into a complementary mask pattern mutually for each field of an exposure region of a mask divided into n pieces.

[Claim 3] An electron-beam-lithography method according to claim 1 or 2 which uses an actual size mask.

[Claim 4] In an electron-beam-lithography device which exposes an electron beam through a mask to a workpiece laid in a stage, A mask which has arranged a mask pattern is attached to each field of an exposure region of a mask divided into n pieces as this mask, An electron-beam-lithography device, wherein it has this stage transportation device corresponding to an exposure region which divided a workpiece to which it is made to move a field every and that can ** for every irradiation control means which can repeat exposure which exposes this whole exposure region n times, and exposure.

[Claim 5] The electron-beam-lithography device according to claim 4 with which a mask which has arranged a pattern which turns into a complementary mask pattern mutually is attached to each field of an exposure region of a mask divided into n pieces.

[Claim 6] The electron-beam-lithography device according to claim 4 or 5 which an actual size mask is attached and forms an exposure image of a mask pattern and actual size in a workpiece.

[Claim 7] In a manufacturing method of a semiconductor device which forms a semiconductor device on a wafer by exposing a wafer with an electron beam through a mask, A manufacturing method of a semiconductor device characterized by a thing corresponding to an exposure region which used a mask which has arranged a mask pattern for each field of an exposure region of a mask divided into n pieces, repeated exposure which exposes this whole exposure region n times, and divided a wafer for every exposure made to move a field every.

[Claim 8] A manufacturing method of the semiconductor device according to claim 7 which uses a mask which has arranged a pattern which turns into a complementary mask pattern mutually for each field of an exposure region of a mask divided into n pieces.

[Claim 9] A manufacturing method of the semiconductor device according to claim 7 which uses a mask in which a mask pattern for patterning a layer from which a semiconductor device differs after one mask is formed.

[Claim 10] A manufacturing method of the semiconductor device according to any one of claims 7 to 9 which uses an actual size mask.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the electron-beam-lithography method and an electron-beam-lithography device.

[0002]

[Description of the Prior Art] Now, the optical lithography which carries out reduction exposure (transfer) of the original edition of the designed pattern called the mask for light beam exposure (photo mask) on a wafer with light in the lithography technology which forms a pattern in a wafer in the manufacturing process of a semiconductor device is in use. In this case, reduction percentage is usually $1/5$ or $1/4$. 1 line (365 nm) and DeepUV light (248 nm, 193 nm) are used for exposure.

In the future, it is expected that the exposure wavelength of 157 nm is also adopted.

[0003] However, the size of a semiconductor device is reduced at the speed which easily exceeds progress of optical lithography.

Utilization of a new lithography technology is needed.

[0004] In recent years, the art called electron beam lithography or electron beam projection exposure is developed more as a lithography technology of high resolution. For example, EPL (Electron projection lithography) and LEEPL (low energy electron proximity projection lithography) are mentioned. EPL is exposed with accelerating voltage as high as 100 kV using a mask 4 times the size of a designed pattern. On the other hand, LEEPL is exposed with about 2 kV and low accelerating voltage using the mask of actual size.

[0005] The exposure device 1 of the conventional LEEPL which uses and exposes the stencil mask (hole difference mask) of actual size is shown in drawing 6. This exposure device 1 consists of the wafer stage 10 in which the mask supporter 7 which attaches the electron gun 2, the aperture mask 3, the condenser lens 4, the beam deflection machine 5, the beam deflection machine 6 for fine adjustment, and the stencil mask 8, and the wafer 9 which is workpieces are laid from the device upper part. Resist is beforehand applied to the surface of the wafer 9. In this exposure device 1, the electron beam which was ejected from the electron gun 2 and penetrated the stencil mask 8 forms the actual size image of a mask pattern in the resist on the wafer 9.

[0006]

[Problem(s) to be Solved by the Invention] By the way, since the dot pattern 20 cannot be held on a mask in a stencil mask when exposing the dot pattern 20 which consists of the electron beam shield part 21 and the electron beam transparent part 22 by electron beam lithography, as shown in drawing 7, As shown in drawing 8 (a) and (b), it is necessary for the complementary mask pattern which divided one pattern into two to use two masks (complementary mask) formed, respectively. When forming a pattern like a line & space in a stencil mask, three or more sorts of complementary masks may be needed from a point of a mechanical strength.

[0007]On the other hand, in electron beam lithography, since exposure atmosphere is a vacuum, mask exchange takes time to the light beam exposure exposed in the atmosphere, and there is the feature that the throughput in connection with exposure is late. Electron-beam-irradiation time, electron beam adjusting time, alignment time, mask carrying time, wafer carrying time, etc. are included in this throughput. Therefore, in electron beam lithography, in order to expose two or more masks in which the complementary mask pattern was formed, when mask exchange is carried out, there is a problem that the fall of a throughput is brought about.

[0008]In the mask for electron beam lithography, a pellicle cannot be used like a photo mask. For this reason, by adhesion of the dirt of a mask and a foreign matter, washing is frequently needed and the life of a mask also becomes short easily. In LEEPL, in order to use an actual size mask, defect inspection and correction are difficult, and we are anxious about an oversight of the defect which should be removed essentially. Therefore, in LEEPL, in electron beam lithography, it is desirable for the dirt of a mask and the cause of a defect to enable it to omit especially mask exchange as much as possible.

[0009]Generally in the manufacturing process of a semiconductor device. In [form each class which forms a semiconductor device, pattern resist with lithography, and there is a basic process which etches each class by using that patterned resist as an etching mask, and] this lithography, Let the pattern included in one mask be a pattern of a monolayer. For example, on the mask for the mask pattern of only an element isolation layer being formed in the mask for patterning an element isolation layer, and patterning a gate layer. The mask pattern of only a gate layer is formed and the mask pattern of only a hole layer is formed in the mask for patterning a hole layer. Although the mask pattern of two or more chips may be simultaneously formed in one mask and they may be exposed simultaneously, the mask pattern of each chip is a pattern for the same layers also in such a case. Two or more masks may be needed for patterning of a monolayer. For this reason, in the manufacturing process of the semiconductor device, a mask is needed more than the number of the layers to pattern, and it has become a cause of a fall of the throughput of manufacture of a semiconductor device.

[0010]In the electron beam lithography whose this invention is a lithography technology of high resolution to such a conventional technical problem, The mask pattern for patterning of two or more layers is made to live together on one mask, and it aims at the thing which make a complementary mask pattern indispensable to a stencil mask live together in one mask, or constitutes a semiconductor device and for which mask exchange and movement of the mask itself are made unnecessary.

[0011]

[Means for Solving the Problem]In an electron-beam-lithography method that this invention exposes a workpiece with an electron beam through a mask in order to attain the above-mentioned purpose, A mask which has arranged a mask pattern is used for each field of an exposure region of a mask divided into n pieces, exposure which exposes this whole exposure region is repeated n times, and an electron-beam-lithography method characterized by a thing corresponding to an exposure region which divided a workpiece made to move a field every is provided for every exposure. A mode which uses especially a mask which has arranged a pattern which turns into a complementary mask pattern mutually for each field of an exposure region of a mask divided into n pieces in this electron-beam-lithography method is provided.

[0012]In an electron-beam-lithography device which exposes an electron beam through a mask to a workpiece which laid this invention in a stage, A mask which has arranged a mask pattern is attached to each field of an exposure region of a mask divided into n pieces as this mask, An electron-beam-lithography device, wherein it has this stage transportation device corresponding to an exposure region which divided a workpiece to which it is made to move a field every and that can ** for every irradiation control means which can repeat exposure which exposes this whole exposure region n times, and exposure is provided. In particular, in this electron-beam-lithography device, a mode by which a mask which has arranged a pattern which turns into a complementary mask pattern mutually is attached to each field of an exposure region of a mask divided into n pieces is provided.

[0013]In a manufacturing method of a semiconductor device which forms a semiconductor device on a wafer when this invention exposes a wafer with an electron beam through a method which applied an above-mentioned electron-beam-lithography method to manufacture of a semiconductor device, i.e., a mask, A mask which has arranged a mask pattern is used for each field of an exposure region of a mask divided into n pieces, exposure which exposes this whole exposure region is repeated n times, and a manufacturing method of a semiconductor device characterized by a thing corresponding to an exposure region which divided a wafer made to move a field every is provided for every exposure. In a manufacturing method of this semiconductor device, to each field of an exposure region of a mask divided into n pieces especially. A mode which uses a mask which has arranged a pattern which turns into a complementary mask pattern mutually, and a mode which uses a mask in which a mask pattern for patterning a layer from which a semiconductor device differs after one mask is formed are provided.

[0014]According to an electron-beam-lithography method of this invention, n division of the exposure region with which it irradiates by one exposure is carried out, and workpieces, such as a wafer, are exposed using a mask which has arranged a pattern etc. which serve as a relation of complementation mutually to each divided field. In this case, since not a mask but a workpiece is moved to an electron gun which is an irradiation source, mask exchange and movement of the mask itself can become unnecessary, and a throughput can be shortened. In this invention, if what formed in one mask a mask pattern for patterning a layer from which a semiconductor device differs is used as a mask, it can carry out, without carrying out mask exchange of the exposure for patterning a layer from which a semiconductor device differs. Therefore, the productivity of a semiconductor device can be raised.

[0015]An exposure is repeated n times, moving a field [every] workpiece corresponding to an exposure region of which n division was done according to an electron-beam-lithography method of this invention. Therefore, by using as a mask what has repeated and arranged the same pattern to each field of an exposure region of a mask of which n division was done, multiple exposure can be performed and it becomes possible to reduce the defective transfer nature of a mask.

[0016]

[Embodiment of the Invention]Hereafter, this invention is explained in detail, referring to drawings. Identical codes express the same or equivalent component among each figure.

[0017]Drawing 1 is an outline lineblock diagram of the exposure device of LEEPL of one example of this invention. This electron-beam-lithography device 1A like the conventional electron-beam-lithography device 1 shown in drawing 6, It is an electron-beam-lithography device which exposes an electron beam to

actual size through the stencil mask 8 at the workpiece of the wafer 9 grade laid in the stage. It consists of the wafer stage 10 in which the workpiece of the mask supporter 7 and wafer 9 grade which attach the electron gun 2, the aperture mask 3, the condenser lens 4, the beam deflection machine 5, the beam deflection machine 6 for fine adjustment, and the stencil mask 8A is laid from the device upper part.

[0018]However, in this electron-beam-lithography device 1A as the stencil mask 8A, That by which the mask pattern for patterning of the thing by which the pattern which turns into a complementary mask pattern mutually is arranged, or the layer from which a semiconductor device differs is formed in each field which divided the exposure region into n pieces is used. To for example, each field for which the 1st exposure region 30a was divided into two as shown in drawing 2. It is a mask pattern for patterning the D layer of a semiconductor device, The pattern D1 and the pattern D2 which are complementary mask patterns mutually are formed, The mask 8A in which the pattern E1 which is a mask pattern for patterning the E layer of a semiconductor device, and is a complementary mask pattern mutually, and the pattern E2 were formed to each field which divided the 2nd exposure region 30b into two is used.

[0019]The beam deflection machine 11 for blanking is formed in this electron-beam-lithography device 1A, for example as an irradiation control means which can repeat the exposure which exposes the whole exposure region 30a (or 30b) n times with a predetermined light exposure.

[0020]The stage drive motor 12 is formed for every exposure, for example as a stage transportation device corresponding to the exposure region which divided the wafer 9 to which it can be made to move a field every.

[0021]As one example of the electron-beam-lithography method performed using this electron-beam-lithography device 1A, For example, first, alignment of the wafer 9 is moved and carried out, and the 1st exposure region 30a in which the pattern D1 and the pattern D2 are formed is exposed with a predetermined light exposure so that it may be exposed by the pattern D2, as shown the field 9a on the wafer 9 shown in drawing 3 (a) in drawing 3 (b). The field smeared away by the dot is an exposure region among a figure.

[0022]Next, without making it move, as only 1/2 quantity of the exposure region 30a moves the wafer 9 to - x direction and it is shown in drawing 3 (c), alignment of the mask 8A is carried out so that the field 9a on the wafer 9 may be exposed by the pattern D1, and it exposes the exposure region 30a like the above-mentioned. Thereby, exposure of the field 9a on the wafer 9 is completed.

[0023]By carrying out alignment, as only 1/2 quantity of the exposure region 30a moves the wafer 9 to - x direction and it is shown in drawing 3 (d), and exposing the exposure region 30a with the same light exposure, the field 9b of the next door of the field 9a of the wafer 9 is also exposed on the both sides of the pattern D1 and the pattern D2, and exposure completes it. All over the wafer 9, exposure of the complementary mask pattern formed by the pattern D1 and the pattern D2 is completed by continuing exposure like the following.

[0024]Similarly, the complementary mask pattern formed by the pattern E1 and the pattern E2 can be exposed to a different wafer.

[0025]After completing exposure, processes, such as development and etching, are performed by a publicly known method, and a semiconductor device is manufactured.

[0026]In the above example, in order to expose a complementary mask pattern, the exposure region was divided into two, and the example which makes movement magnitude of the wafer 9 1/2 pitch of an exposure

region was shown, but it cannot be restricted to this, but the number of partitions n of an exposure region can be made into arbitrary numbers, and movement magnitude of the wafer 9 can be made into the $1/n$ pitch of an exposure region.

[0027] Drawing 4 is an explanatory view of the mask pattern of the stencil mask 8B used in other examples of the electronic exposure method of this invention. This mask 8B forms the pattern D1 ($D1_U$, $D1_L$) and the pattern D2 ($D2_U$, $D2_L$) which are complementary mask patterns mutually in each field which quadrisectioned the exposure region 30. Here, pattern $D1_U$ and $D1_L$ are the same patterns, and pattern $D2_U$ and $D2_L$ are also the same patterns.

[0028] As one example of the electron-beam-lithography method performed using this mask 8B, For example, the field 9a on the wafer 9 first shown in drawing 5 (a) moves and carries out alignment of the wafer 9 so that it may be exposed by pattern $D2_L$, as shown in drawing 5 (b). The exposure region 30 is exposed with one half of the light exposures of a light exposure required in order to expose pattern $D1_U$, $D1_L$, $D2_U$, and $D2_L$. Next, as shown in drawing 5 (c), only the field on the wafer 9 corresponding to one fourth of the fields of the exposure region 30 moves the wafer 9 to $-x$ direction, and exposes the exposure region 30 with the same light exposure. Next, as shown in drawing 5 (d), it moves to $+y$ direction and only the field on the wafer 9 corresponding to one fourth of the fields of the exposure region 30 exposes the exposure region 30 with the same light exposure. As shown in drawing 5 (e), it moves to $+x$ direction and only the field on the wafer 9 corresponding to one fourth of the fields of the exposure region 30 exposes the exposure region 30 with the same light exposure. By this four exposure, exposure of the complementary mask pattern which consists of the pattern D1 ($D1_U$, $D1_L$) and the pattern D2 ($D2_U$, $D2_L$) is completed in the field 9a on the wafer 9. Exposure of this complementary mask pattern is completed all over the wafer 9 by moving the wafer 9 and exposing similarly, hereafter. In this exposure method, every two multiple exposure of same pattern called pattern $D1_U$, $D1_L$ or pattern $D2_U$, and $D2_L$ is performed also with the pattern D2 also about the pattern D1, respectively. Therefore, as compared with the case where exposure is completed, defective transfer nature can be reduced by the exposure per time of the pattern D1 and the pattern D2 which constitutes a complementary mask pattern.

[0029] Although its attention was paid about the field 9a on the wafer 9 and the procedure which makes it move to $-x$ direction, $+y$ direction, and $+x$ direction one by one, and exposes the wafer 9 was explained in the example using the mask 8B of this drawing 4, in the electron-beam-lithography method of this invention, the move procedure of a wafer is not limited to this. The number of partitions n of the exposure region 30 in the case of carrying out multiple exposure in this way can be made into arbitrary numbers.

[0030] By providing the lens system for convergence of a publicly known electron beam not only when forming the exposure image of a mask pattern and actual size in the wafer 9 using the mask of actual size like the example mentioned above, but in an electron-beam-lithography device, This invention can be applied also when forming the reduction projection image of a mask pattern in a wafer for arbitrary magnifications.

[0031] This invention can be applied when using the membrane type mask besides a stencil mask.

[0032]

[Effect of the Invention] In the electron beam lithography which is a lithography technology of high resolution according to this invention, A mask pattern can be exposed without making the mask pattern for patterning of two or more layers which makes a complementary mask pattern live together in one mask, or constitutes

a semiconductor device live together on one mask, and carrying out mask exchange and movement of the mask itself. Therefore, the throughput concerning exposure can be shortened.

[0033] Since multiple exposure can be performed to the same mask pattern according to this invention, it also becomes possible to reduce defective transfer nature.

[Brief Description of the Drawings]

[Drawing 1] It is an outline lineblock diagram of the electron-beam-lithography device of LEEPL of the example of this invention.

[Drawing 2] It is an explanatory view of the mask pattern used in the example of this invention.

[Drawing 3] It is a related figure of the exposure region on a wafer and mask pattern in the electron-beam-lithography method of the example of this invention.

[Drawing 4] It is an explanatory view of the mask pattern used in other examples of this invention.

[Drawing 5] It is a related figure of the exposure region on a wafer and mask pattern in the electron-beam-lithography method of other examples of this invention.

[Drawing 6] It is an outline lineblock diagram of the electron-beam-lithography device of the conventional LEEPL.

[Drawing 7] It is an example of a dot pattern.

[Drawing 8] It is an example of the pattern which constitutes a complementary mask pattern.

1A [— Condenser lens,] — An exposure device and 2 — An electron gun and 3 — A aperture mask and 4 5 — A beam deflection machine and 6 — The beam deflection machine for fine adjustment, and 7 — The mask supporter which lays a mask, 8A [— Wafer stage,] — A mask and 8B — A mask and 9 — A wafer and 10 11 [— An electron beam shield part and 22 / — An electron beam transparent part and 30 / — An exposure region and 30a / — The 1st exposure region and 30b / — The 2nd exposure region,] — The beam deflection machine for blanking, and 12 — A stage drive motor and 20 — A dot pattern and 21

[Translation done.]